

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-031745
 (43)Date of publication of application : 28.01.2000

(51)Int.Cl. H03D 1/22
 H04N 5/455

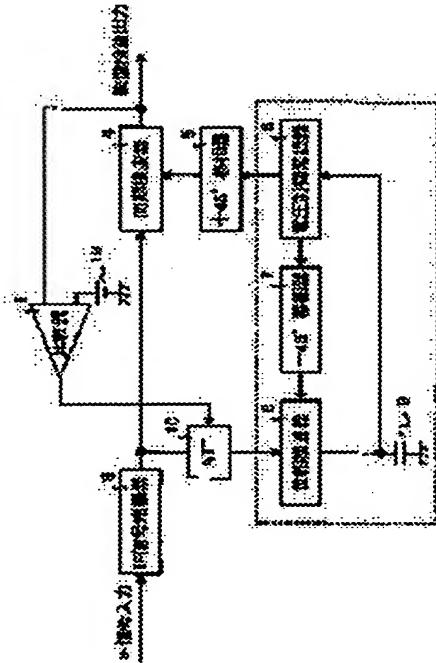
(21)Application number : 10-193346 (71)Applicant : MITSUBISHI ELECTRIC CORP
 (22)Date of filing : 08.07.1998 (72)Inventor : KAWANO TSUTOMU

(54) AM DETECTOR

(57)Abstract:

PROBLEM TO BE SOLVED: To detect an original video signal from an IF signal at the time of over-modulation.

SOLUTION: An attenuator 10 that decreases an amplitude of an input IF signal is connected between an output terminal of an IF signal amplifier 3 and an input terminal of a phase detector 6 of a PLL. The AM detector is provided with a comparator 1 that compares a level of a video detection signal outputted from a synchronization detector 4 with a threshold voltage to control the attenuator 10 based on the comparison result. The threshold voltage is a voltage equal to a zero barrier bias voltage or a little higher than it. In the case that the level of the video detection signal is higher than the threshold voltage, it is regarded that the input IF signal is over-modulated and the comparator 1 provides an output of an ON signal to the attenuator 10. Since the attenuator 10 attenuates the amplitude of the input IF signal and gives the resulting signal to a phase detector 6, the gain of the phase detector 6 is decreased. Then adverse effect due to the over-modulated input IF signal is reduced. In the case that the level of the video detection signal is lower than the threshold voltage, the input IF signal is not attenuated.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]



【特許請求の範囲】

【請求項1】 AM変調された入力信号および位相ロックループにより再生されたキャリアに基づいて該キャリアの発振を制御する位相ロックループと、該位相ロックループに入力される前記入力信号を減衰する減衰器と、前記キャリアに基づいて前記入力信号の同期検波を行う同期検波器と、を具備することを特徴とするAM検波装置。

【請求項2】 さらに、前記同期検波器から出力された検波出力信号を、ゼロキャリアバイアスと同等かまたはそれよりも少し高い基準電位と比較する比較器を具備し、

前記減衰器は、前記比較器の比較結果により制御され、検波出力信号が前記基準電位よりも高いと前記位相ロックループへ前記入力信号を減衰させて供給し、一方検波出力信号が前記基準電位よりも低いと前記位相ロックループへ前記入力信号を減衰させずに供給することを特徴とする請求項1に記載のAM検波装置。

【請求項3】 AM変調された入力信号および位相ロックループにより再生されたキャリアに基づいて該キャリアの発振を制御する位相ロックループと、

前記キャリアに基づいて前記入力信号の同期検波を行う同期検波器と、

該同期検波器から出力された検波出力信号を、ゼロキャリアバイアスと同等かまたはそれよりも少し高い第1の基準電位およびゼロキャリアバイアスよりも少し低い第2の基準電位と比較する比較器と、

検波出力信号が前記第1の基準電位よりも高いと前記位相ロックループを開放し、また検波出力信号が前記第2の基準電位よりも低いと前記位相ロックループを閉じるスイッチ手段と、

を具備することを特徴とするAM検波装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、AM検波装置に関し、特に過変調時の映像中間周波数信号（以下、IF信号とする）から映像信号を検波する検波装置に関する。

【0002】

【従来の技術】 一般に、テレビジョン等における映像信号受信装置では、アンテナから入力されたRF信号を、ミキサ回路で処理しやすいIF信号に変換している。このIF信号は、図6に示すように、搬送信号（図6(B)）を映像信号（図6(A)）でAM変調した信号（図6(C)）であり、日本ではIF信号の周波数は58.75MHzである。なお図6(A)に例示した映像信号は白100%の信号である。

【0003】 このIF信号の変調度は、国や方式によって異なるが、一般に87.5%~90%に設定される。日本では通常変調度は87.5%である。ここで変調度

10

87.5%の意味を説明すると、同期信号先端を無変調0%とし、かつ搬送波がなくなる点を100%とした場合に、映像信号が白100%の時に87.5%となる変調度である。

10

【0004】 図7は、従来の位相ロックループ（以下、PLLとする）を用いたAM検波装置のブロック図である。このAM検波装置は、外部より入力されたIF信号を適切な振幅に増幅するIF信号増幅器3と、IF信号の同期検波を行うために復調用のキャリアを再生する電圧制御発振器8と、電圧制御発振器8により再生されたキャリアの位相を45°進める+45°移相器5と、+45°移相器5により位相が進められたキャリアを用いて、IF信号増幅器3から出力されたIF信号（以下、これを入力IF信号とする）の同期検波を行う同期検波器4と、電圧制御発振器8により再生されたキャリアの位相を45°遅らせる-45°移相器7と、-45°移相器7により位相が遅らされたキャリアと入力IF信号との位相差に応じた信号を出力する位相検波器6と、PLLのループフィルタ9とで構成されている。

20

【0005】 位相検波器6、-45°移相器7、電圧制御発振器8およびループフィルタ9はPLLを構成している。そして電圧制御発振器8は、位相が45°遅れたキャリアと入力IF信号との位相差に基づいて位相検波器6から出力される電圧信号に基づいて制御される。

20

【0006】 図7に示すAM検波装置の作用を説明する。外部より入力されたIF信号は、IF信号増幅器3により適切な振幅となるように増幅され、そして同期検波器4および位相検波器6に入力される。一方電圧制御発振器8は、図示しない発信端で用いられた搬送信号と同じ58.75MHzの周波数のキャリアを出力する。

30

【0007】 そのキャリアは、第1には+45°移相器5を介して同期検波器4へ入力され、第2には-45°移相器7を介して位相検波器6へ入力される。位相検波器6は、入力IF信号と位相が45°遅れたキャリアとの位相差に応じて電圧制御発振器8の発振を制御する。同期検波器4は、位相が45°進んだキャリアと入力IF信号とにより同期検波を行い、映像検波出力を得る。

30

【0008】 図8は、入力IF信号の位相と、電圧制御発振器8の出力位相と、同期検波器4および位相検波器6へそれぞれ送られるキャリアの位相との関係を示す模式図である。位相検波器6は、位相検波器6に入力される2つの入力の位相差が90°の時に、電圧制御発振器8への制御信号を出力しなくなるので、このAM検波装置のPLLは、位相検波器6へ送られるキャリアと入力IF信号との位相差が90°の時に安定する。

40

【0009】 また電圧制御発振器8から同期検波器4と位相検波器6へそれぞれ送られるキャリアの位相差は、電圧制御発振器8の出力位相に対して一方は45°進み、かつ他方は45°遅れるので、図8に示すように90°となる。従って同期検波器4にそれぞれ入力され

50

る I F 信号と復調用キャリアとの位相差は 0° または 180° となり、効率よい同期検波が可能である。

【0010】図9は、同期検波器4の一例を示す回路図である。例えば同期検波器4は、掛け算器あるいはマルチプライアと呼ばれる一般的な回路であり、6つのNPNトランジスタTr1, Tr2, Tr3, Tr4, Tr5, Tr6と、4つの負荷抵抗R1, R2, R3, R4と、定電流源41とで構成される。実際の入力は、正逆相のダブル入力か、または片方DCバイアスのシングル入力である。図9に併せて示した信号波形例のように、I F 信号をキャリアで両派整流することによってAM検波が行われる。

【0011】

【発明が解決しようとする課題】しかしながら、放送局や、ビデオテープ等の記録媒体によっては、映像信号の変調度が100%を超える場合（これを過変調と呼ぶ）がある。図10には、過変調のI F 信号が示されている。図10において（A）は変調前の映像信号であり、（B）は搬送信号であり、（C）はI F 信号である。

【0012】図10（A）において破線は、搬送波のレベルがゼロになるゼロキャリアレベル、すなわち100%変調ポイントを表している（他の図においても同じ）。図10（B）および（C）より、過変調のI F 信号においては白100%時に搬送信号の位相が反転していることがわかる。図7に示す従来のAM検波装置では、このように搬送信号の位相反転が生じた信号を受信した場合、元の映像信号を復調できないという欠点がある。

【0013】そのような欠点が生じる理由について説明する。先に説明した通り、PLLを用いた同期検波方式では、常にI F 信号の位相に 0° または 180° ずれて同期したキャリアを再生して検波を行っている。従ってI F 信号のキャリアの位相が突然反転してAM検波装置に入力され、さらに位相検波器6に入力されると、PLLは電圧制御発振器8の出力キャリアの位相も反転してしまう。しかしPLLにはループフィルタ9があるため、即座には出力キャリア位相の反転は起こらない。

【0014】従って過変調状態になった初期においてはループフィルタ9によって電圧制御発振器8の出力キャリアの位相が保持されるため、ローパスフィルタ（図7では省略）により平滑化された映像検波信号は、図11（C）に示すように元の信号と同様、信号レベルがゼロキャリアの上側になるように検波される。そしてある程度時間が経過すると、PLLは搬送波の位相反転（図11（B））に反応して電圧制御発振器8の位相も反転てしまい、図11（C）に示すように検波波形がゼロキャリアを中心とし反対側、すなわち下側に位置するように検波されてしまう。従って過変調の区間の一部においては元の映像信号が復調されないことになる。なお図11（A）はAM変調前の映像信号を示しており、この変

調前の信号は規格からはずれ、白レベルがかなり高くなっている。

【0015】このような過変調のI F 信号から正常な復調出力を得るために、特開平7-7686号公開公報には、I F 信号の振幅レベルを、過変調が発生する振幅より若干高いレベルに設定された閾値と比較し、この閾値以下の信号を過変調とみなしてPLLのループを開放してPLL動作を停止させ、その間ループフィルタの前置ホールドにより電圧制御発振器を制御するようにしたAM復調器が開示されている。

10 【0016】しかしながら上記特開平7-7686号公開公報に開示されたAM復調器では、過変調が実際に発生する振幅よりも若干高い振幅レベルを閾値としているため、一旦過変調とみなされてPLLの動作が停止された後、I F 信号の振幅レベルが、閾値レベルと実際に過変調が発生する振幅レベルとの間に変化した場合に、その振幅レベルが閾値レベルよりも大きいため、実際にはまだ過変調であるにもかかわらず、閾値との比較により過変調ではないとみなされてしまい、PLLの動作が再開されてしまう、という不都合がある。

20 【0017】本発明は、上記に鑑みてなされたもので、過変調時のI F 信号から元の映像信号を検波することができるAM検波装置を得ることを目的とする。

【0018】

【課題を解決するための手段】上記目的を達成するため、本発明は、AM変調された入力信号および位相ロックループにより再生されたキャリアに基づいて該キャリアの発振を制御する位相ロックループと、該位相ロックループに入力される前記入力信号を減衰する減衰器と、30 前記キャリアに基づいて前記入力信号の同期検波を行う同期検波器と、を具備する。

【0019】この発明によれば、入力信号が減衰器により減衰されることにより、位相ロックループへの入力信号の振幅が小さくなり、位相ロックループの位相検波器における利得が下がる。それによって過変調の入力信号による悪影響が軽減されるので、過変調区間においてキャリアの位相が反転したAM信号によって位相ロックループが乱されずに済む。

【0020】この発明において、さらに、前記同期検波器から出力された検波出力信号を、ゼロキャリアバイアスと同等かまたはそれよりも少し高い基準電位と比較する比較器を具備し、前記減衰器は、前記比較器の比較結果により制御され、検波出力信号が前記基準電位よりも高いと前記位相ロックループへ前記入力信号を減衰させて供給し、一方検波出力信号が前記基準電位よりも低いと前記位相ロックループへ前記入力信号を減衰せずに供給するようになっていてもよい。

【0021】この発明によれば、検波出力信号が、ゼロキャリアバイアスと同等かまたはそれよりも少し高い基準電位よりも高い時、すなわち過変調時に入力信号を減

衰させて位相ロックループへ供給し、一方検波出力信号が基準電位よりも低い時、すなわち過変調でない時には入力信号を減衰させず位相ロックループに供給するため、過変調区間においてキャリアの位相が反転したAM信号によって位相ロックループが乱されずに済むとともに、過変調でない時には入力信号が減衰されないので、弱電界の時に有効である。

【0022】また上記目的を達成するため、本発明は、AM変調された入力信号および位相ロックループにより再生されたキャリアに基づいて該キャリアの発振を制御する位相ロックループと、前記キャリアに基づいて前記入力信号の同期検波を行う同期検波器と、該同期検波器から出力された検波出力信号を、ゼロキャリアバイアスと同等かまたはそれよりも少し高い第1の基準電位およびゼロキャリアバイアスよりも少し低い第2の基準電位と比較する比較器と、検波出力信号が前記第1の基準電位よりも高いと前記位相ロックループを開放し、また検波出力信号が前記第2の基準電位よりも低いと前記位相ロックループを閉じるスイッチ手段と、を具備する。

【0023】この発明によれば、検波出力信号が、ゼロキャリアバイアスと同等かまたはそれよりも少し高い第1の基準電位よりも高い時、すなわち過変調時に位相ロックループが開放され、また検波出力信号が、ゼロキャリアバイアスよりも少し低い第2の基準電位よりも低い時、すなわち過変調でない時に位相ロックループが閉じるので、過変調でない時には位相ロックループが有効に動作し、一方過変調時には位相ロックループの動作が停止してその間位相ロックループのループフィルタの前置ホールドにより電圧制御発振器が制御されるため、過変調区間においてキャリアの位相が反転したAM信号によって位相ロックループが乱されずに済む。

【0024】特にこの発明によれば、検波出力信号が第1の基準電位よりも高くなつて位相ロックループが開放された後、検波出力信号が第2の基準電位よりも低くなるまで位相ロックループは開放された状態に保たれるため、特開平7-7686号公開公報に開示されたAM復調器のような不都合、すなわち一旦過変調とみなされてPLLの動作が停止された後、実際にはまだ過変調であるにもかかわらず、わずかなレベル変動により過変調ではないとみなされてPLL動作が再開されてしまうという不都合を解消することができる。

【0025】

【発明の実施の形態】以下に、本発明に係るAM検波装置の実施の形態について図面を参照しながら詳細に説明する。

【0026】実施の形態1. 図1は、本発明に係るAM検波装置の一例を示すブロック図である。図1に示すAM検波装置が図7の従来のAM検波装置と異なるのは、第1にIF信号增幅器3の出力端子とPLLの位相検波器6の入力端子との間に減衰器(ATT)10が接続さ

れている点と、第2に同期検波器4の出力に基づいて減衰器10を制御するための制御信号を出力する比較器1が設けられている点である。その他の構成および機能は図7の装置と同じであるので、図7と同じ符号を付してその説明を省略する。

【0027】比較器1は周知の回路により構成されており、その一方の入力端子には同期検波器4から出力された映像検波信号が入力され、もう一方の入力端子には定電圧源18が接続されていて基準となる直流の電圧(以下、閾値電圧とする)が印加される。閾値電圧は、ゼロキャリアバイアスと同等かまたはそれよりも少し高い電圧である。比較器1は、映像検波信号の電圧レベルと閾値電圧とを比較し、映像検波信号の電位の方が高いと減衰器10にオン信号を出力し、一方映像検波信号の電位の方が低いと減衰器10にオフ信号を出力する。

【0028】入力IF信号が過変調時には、映像検波信号の電位は閾値電圧(実際にはゼロキャリアバイアス)よりも高くなる。従って映像検波信号の電位が閾値電圧よりも高い場合には、入力IF信号は過変調であるとみなされる。一方入力IF信号が過変調になっていない時には、映像検波信号の電位は閾値電圧(実際にはゼロキャリアバイアス)よりも低くなる。従って映像検波信号の電位が閾値電圧よりも低い場合には、入力IF信号は過変調ではないとみなされる。つまり比較器1は、過変調とみなされる場合には減衰器10にオン信号を出力し、一方過変調ではないとみなされる場合には減衰器10にオフ信号を出力する。

【0029】減衰器10は、比較器1からオン信号が入力されると、IF信号增幅器3から供給された入力IF信号を減衰させてその振幅を小さくして位相検波器6に供給する。一方減衰器10は、比較器1からオフ信号が入力されると、IF信号增幅器3から供給された入力IF信号を減衰させずにそのまま位相検波器6に供給する。すなわち減衰器10は、オフ信号が入力されると、その減衰作用を停止する。

【0030】位相検波器6では、減衰器10により過変調時の入力IF信号の振幅が減衰されて入力されるので、利得が下がる。それによって入力IF信号が過変調であることに起因する悪影響が軽減されることになる。

【0031】なお比較器1、IF信号增幅器3、同期検波器4、+45°移相器5、位相検波器6、-45°移相器7、電圧制御発振器8、ループフィルタ9および減衰器10の一部または全部が同一半導体基板上に集積されて形成されていてもよい。

【0032】上述実施の形態1によれば、入力IF信号が減衰器10により減衰されることにより、PLLの位相検波器6への入力IF信号の振幅が小さくなり、位相検波器6における利得が下がるので、過変調の入力IF信号による悪影響が軽減され、過変調区間においてキャリアの位相が反転したAM信号によってPLLが乱され

すに済み、過変調の I F 信号から元の映像信号を検波することができる。

【0033】特に上述実施の形態1によれば、過変調とみなされた区間においてのみ減衰器10の減衰作用が効くなるため、過変調ではないとみなされた区間においては入力 I F 信号は減衰されずに位相検波器6に入力されるので、弱電界の時に有効である。従って弱電界の時にも有効に過変調の I F 信号から元の映像信号を検波することができる。

【0034】なお図1に示すAM検波装置において、比較器1を設けないか、または比較器1による減衰器10の制御を無効にして、減衰器10において入力 I F 信号を常時減衰させるようにしてもよい。

【0035】実施の形態2、図2は、本発明に係るAM検波装置の他の例を示すブロック図である。図2に示すAM検波装置が図7の従来のAM検波装置と異なるのは、第1にPLLの位相検波器6の出力端子から電圧制御発振器8の入力端子へ向かうフィードバックループに接続されたループフィルタ9と位相検波器6との間に、フィードバックループを開閉するスイッチ手段2が接続されている点と、第2に同期検波器4の出力に基づいてスイッチ手段2の開閉を制御するためスイッチ制御信号を出力する比較器100が設けられている点である。その他の構成および機能は図7の装置と同じであるので、図7と同じ符号を付してその説明を省略する。

【0036】スイッチ手段2は、例えば入力されたスイッチ制御信号が相対的に電位の高い「Hi」レベルの時（入力 I F 信号が過変調の時）に開き、一方スイッチ制御信号が相対的に電位の低い「Lo」レベルの時（入力 I F 信号が過変調でない時）に閉じる。

【0037】スイッチ手段2が閉じている時には、PLLが閉回路となっており、従って電圧制御発振器8は、位相検波器6から出力された位相差信号に基づいて入力 I F 信号に同期するように発振制御される。一方スイッチ手段2が開くとPLLは開回路となり、位相検波器6から電圧制御発振器8には位相差信号が入力されず、電圧制御発振器8は、ループフィルタ9にホールドされていたPLL開放前の前値によって発振制御される。

【0038】なお、比較器100、スイッチ手段2、 I F 信号增幅器3、同期検波器4、+45°移相器5、位相検波器6、-45°移相器7、電圧制御発振器8およびループフィルタ9の一部または全部が同一半導体基板上に集積されて形成されていてもよい。

【0039】図3は、比較器100の実施例を示す回路図である。この比較器100は、電源電圧が印加された電源ラインに一端が接続された定電流源14と、一対のPNPトランジスタTr10, Tr11よりなる差動対と、一対のNPNトランジスタTr12, Tr13と、スイッチング素子となるNPNトランジスタTr15と、2つの抵抗R16, 17と、定電圧源18とで構成

されている。

【0040】PNPトランジスタTr10は、そのエミッタが定電流源14に接続されており、またそのコレクタがNPNトランジスタTr12のコレクタに接続されており、そのベースに同期検波器4から映像検波信号が入力されるようになっている。

【0041】NPNトランジスタTr12は、そのベースとコレクタとが短絡されており、またそのエミッタは接地されている。

【0042】PNPトランジスタTr11は、そのエミッタが定電流源14に接続されており、またそのコレクタがNPNトランジスタTr13のコレクタに接続されており、そのベースに抵抗R16, 17を介して定電圧源18により所定の電圧が印加されるようになっている。

【0043】NPNトランジスタTr13は、そのベースがNPNトランジスタTr12のベースに接続されており、またそのエミッタは接地されている。

【0044】抵抗R16および抵抗R17のそれぞれの20一端は、PNPトランジスタTr11のベースに共通接続されている。抵抗R16の他端は定電圧源18に接続されている。抵抗R17の他端はNPNトランジスタTr15のコレクタに接続されている。定電圧源18の電位は、ゼロキャリアバイアスと同等かまたはそれよりも少し高い第1の基準となる直流電位（以下、第1の閾値電圧とする）である。そして抵抗R16および抵抗R17は、それら2つの抵抗R16, R17により第1の閾値電圧を分圧して、PNPトランジスタTr11のベースに、ゼロキャリアバイアスよりも少し低い第2の基準となる直流電位（以下、第2の閾値電圧とする）を印加し得るような抵抗値をそれぞれ有している。

【0045】NPNトランジスタTr15は、そのエミッタが接地されており、またそのベースはNPNトランジスタTr13のコレクタに接続されている。またこの比較器100の出力は、NPNトランジスタTr13のコレクタから得られる。

【0046】この比較器100の動作について図3および図4を参照しながら説明する。この比較器100では、通常NPNトランジスタTr15はオフであり、従40ってPNPトランジスタTr11のベースには第1の閾値電圧が印加されている。その状態で同期検波器4からPNPトランジスタTr10のベースに入力された映像検波信号の電位が第1の閾値電圧よりも低い時（過変調でない時）には、定電流源14からトランジスタTr10, Tr12を介して接地点へ電流が流れる。

【0047】従ってNPNトランジスタTr15はオフのままである。この時、比較器100の出力は「Lo」レベルとなり、スイッチ手段2（図2参照）は閉じ、PLLの動作が有効となる。従って電圧制御発振器8は、

相差に基づいて発振制御される。

【0048】過変調時には、PNPトランジスタTr1のベースに第1の閾値電圧よりも高い電位の映像検波信号が入力されるため、定電流源14からPNPトランジスタTr11に電流が流れる。それによってNPNトランジスタTr15がオンし、飽和スイッチとなって抵抗R17が接地される。従ってPNPトランジスタTr11のベースに印加される電位は、定電圧源18の出力電位、すなわち第1の閾値電圧を2つの抵抗R16、R17で分圧した電位（第2の閾値電圧）となる。この時、比較器100の出力は「Hi」レベルとなり、スイッチ手段2（図2参照）が開いて、PLLの動作が停止する。従って電圧制御発振器8は、ループフィルタ9の前値ホールドにより発振制御される。

【0049】そして、PNPトランジスタTr10のベースに印加される映像検波信号の電位が第2の閾値電圧よりも高い場合は、NPNトランジスタTr15はオンしたままである。従って比較器100の出力は「Hi」レベルのままであり、スイッチ手段2（図2参照）が開いて、PLLの動作が停止する。従って電圧制御発振器8は、ループフィルタ9の前値ホールドにより発振制御される。

【0050】PNPトランジスタTr10のベースに印加される映像検波信号の電位が第2の閾値電圧よりも低くなると、定電流源14からトランジスタTr10、Tr12を介して接地点へ電流が流れようになり、NPNトランジスタTr15はオフとなる。それによって比較器100の出力は「Lo」レベルに変わり、スイッチ手段2（図2参照）が閉じて、PLLの動作が再び有効となる。従って電圧制御発振器8は、再び入力IF信号と電圧制御発振器8の生成キャリアとの位相差に基づいて発振制御されるようになる。この時、NPNトランジスタTr15がオフであるため、PNPトランジスタTr11のベースに印加される電位は第1の閾値電圧に復帰する。

【0051】上述実施の形態2によれば、映像検波信号が、過変調とみなすための第1の閾値電圧よりも高い時にはPLLのスイッチ手段2が開き、また映像検波信号が、過変調でないとみなす第2の閾値電圧よりも低い時にはPLLのスイッチ手段2が閉じるので、過変調でない時にはPLLが有効に動作し、一方過変調時にはPLLの動作が停止してその間ループフィルタ9の前置ホールドにより電圧制御発振器8が制御されるため、過変調区間においてキャリアの位相が反転したAM信号によってPLLが乱されずに済み、過変調のIF信号から元の映像信号を検波することができる。

【0052】また上述実施の形態によれば、映像検波信号が第1の閾値電圧よりも高くなつてPLLが開放された後、映像検波信号が第2の閾値電圧よりも低くなるまでPLLは開放された状態に保たれるため、一旦過変調

とみなされてPLLの動作が停止された後、実際にはまだ過変調であるにもかかわらず、入力IF信号のわずかなレベル変動により過変調ではないとみなされてPLL動作が再開されてしまうという不都合を解消することができる。

【0053】なお、図2に示すAM検波装置において、比較器100に代えて、同期検波器4から出力された映像検波信号を、ゼロキャリアバイアスと同等かまたはそれよりも少し高い基準となる直流の閾値電圧と比較し、10その閾値電圧よりも映像検波信号の電位の方が高い時にスイッチ手段2を開き、一方その閾値電圧よりも映像検波信号の電位の方が低い時にスイッチ手段2を閉じるようなスイッチ制御信号を出力するように、比較器を構成してもよい。この場合の映像検波信号およびスイッチ制御信号の波形を図5に示す。

【0054】以上において本発明は、種々設計変更可能である。また本発明は、IF信号から元の映像信号を検波する場合に限らず、AM変調された信号から元の信号を検波する場合に適用できる。

【0055】

【発明の効果】以上、説明したとおり、本発明によれば、入力信号が減衰器により減衰されることにより、位相ロックループへの入力信号の振幅が小さくなり、位相ロックループの位相検波器における利得が下がるので、過変調の入力信号による悪影響が軽減され、過変調区間においてキャリアの位相が反転したAM信号によって位相ロックループが乱されずに済む。従って過変調のIF信号から元の映像信号を検波することができる。

【0056】また本発明によれば、検波出力信号が、ゼロキャリアバイアスと同等かまたはそれよりも少し高い基準電位よりも高い時、すなわち過変調時に入力信号を減衰させて位相ロックループへ供給し、一方検波出力信号が基準電位よりも低い時、すなわち過変調でない時には入力信号を減衰させず位相ロックループに供給するため、過変調区間においてキャリアの位相が反転したAM信号によって位相ロックループが乱されずに済むとともに、過変調でない時には入力信号が減衰されないので、弱電界の時に有効である。従って弱電界の時にも有効に過変調のIF信号から元の映像信号を検波することができる。

【0057】また本発明によれば、検波出力信号が、ゼロキャリアバイアスと同等かまたはそれよりも少し高い第1の基準電位よりも高い時、すなわち過変調時に位相ロックループが開放され、また検波出力信号が、ゼロキャリアバイアスよりも少し低い第2の基準電位よりも低い時、すなわち過変調でない時に位相ロックループが閉じるので、過変調でない時には位相ロックループが有効に動作し、一方過変調時には位相ロックループの動作が停止してその間位相ロックループのループフィルタの前置ホールドにより電圧制御発振器が制御されるため、過

変調区間においてキャリアの位相が反転したAM信号によって位相ロックループが乱されずに済む。従って過変調のIF信号から元の映像信号を検波することができる。

【0058】特にこの発明によれば、検波出力信号が第1の基準電位よりも高くなつて位相ロックループが開放された後、検波出力信号が第2の基準電位よりも低くなるまで位相ロックループは開放された状態に保たれるため、特開平7-7686号公開公報に開示されたAM復調器のような不都合、すなわち一旦過変調とみなされてPLLの動作が停止された後、実際にはまだ過変調であるにもかかわらず、わずかなレベル変動により過変調ではないとみなされてPLL動作が再開されてしまうという不都合を解消することができる。

【図面の簡単な説明】

【図1】 本発明に係るAM検波装置の一例を示すプロック図である。

【図2】 本発明に係るAM検波装置の他の例を示すブロック図である。

【図3】 そのAM検波装置における比較器の実施例を

示す回路図である。

【図4】 その比較器の作用を説明するための波形図である。

【図5】 比較器の他の例における作用を説明するための波形図である。

【図6】 I/F信号を説明するための模式図である。

【図7】 従来におけるAM検波装置を示すブロック図である。

【図8】 入力IF信号とキャリアとの位相の関係を説明するための模式図である。

【図9】 同期検波器の一例を示す回路図である。

【図10】過変調のLF信号を説明するための構成

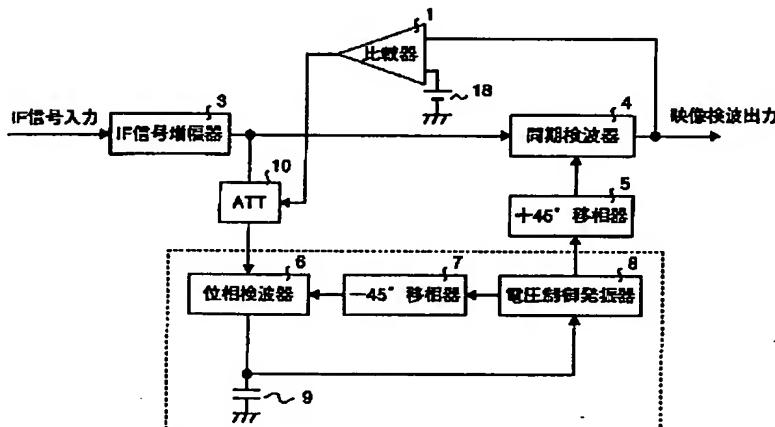
【図1.1】 過変調のI.F.信号を説明するための模式図

【図1-1】 通常鋼の引張り强度を説明するための模式図である。

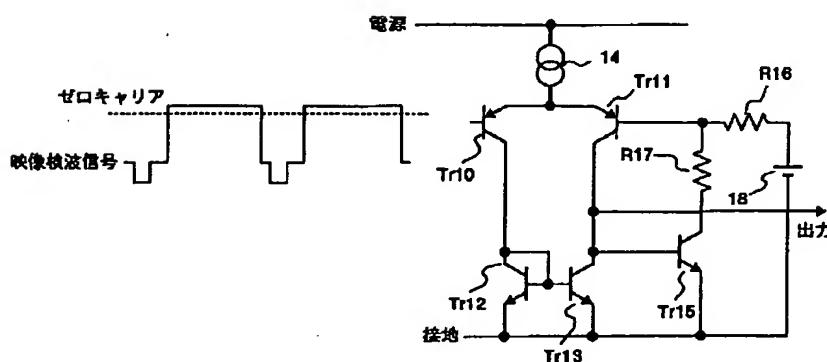
【待ちの眺め】

1, 100 比較器、2 オンオフ手段、3 1F 信号增幅器、4 同期検波器、5 +45° 移相器、6 位相検波器、7 -45° 移相器、8 電圧制御発振器、9 ループフィルタ、10 減衰器、18 定電圧源。

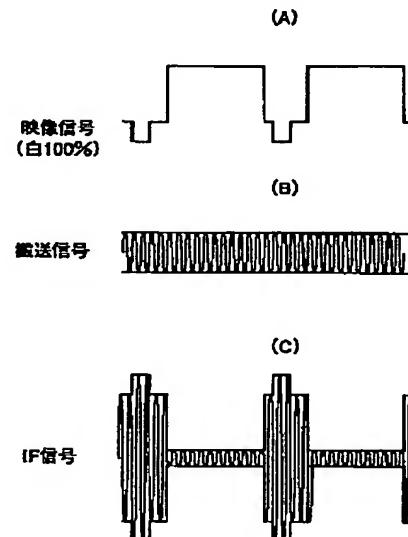
〔図1〕



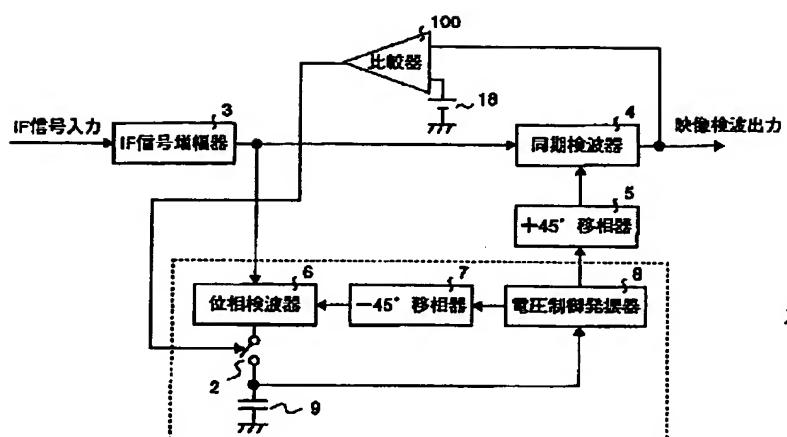
〔图3〕



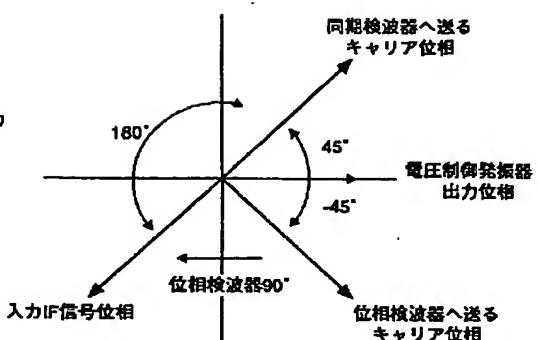
【圖 6】



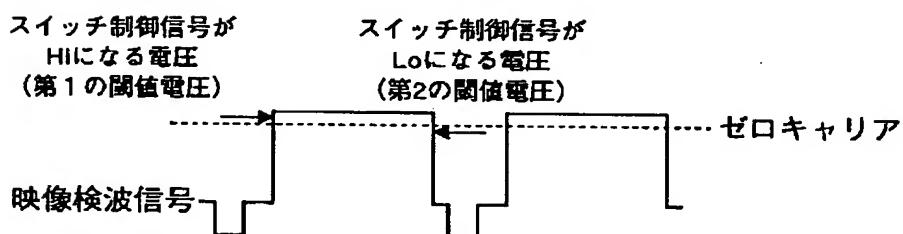
【図 2】



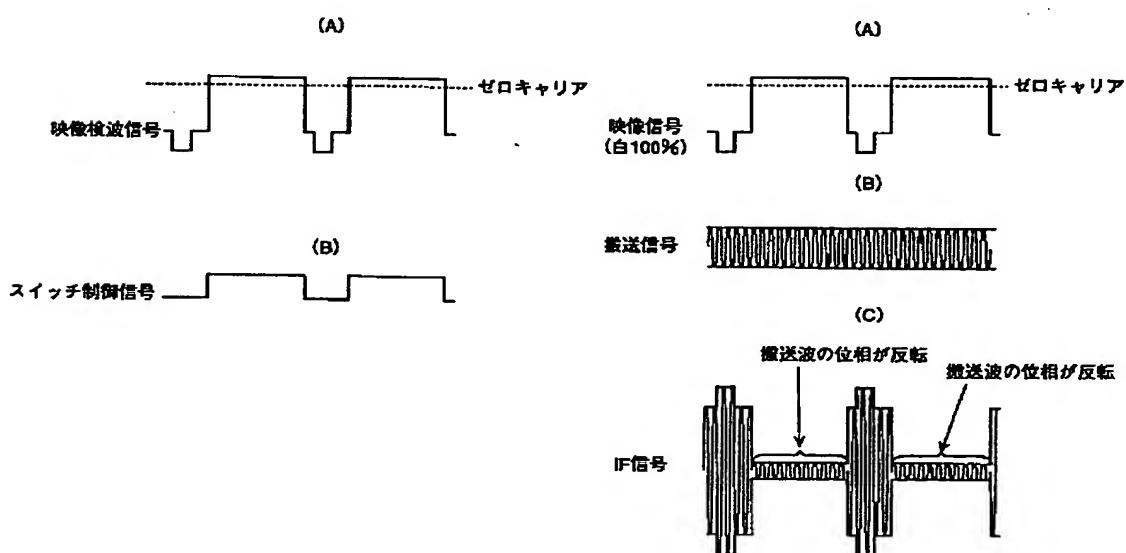
【図 8】



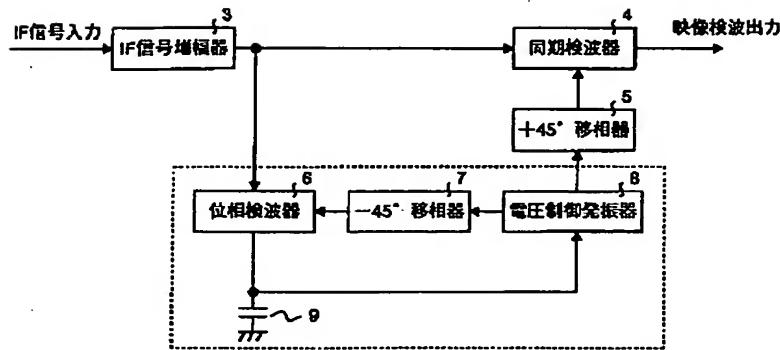
【図 4】



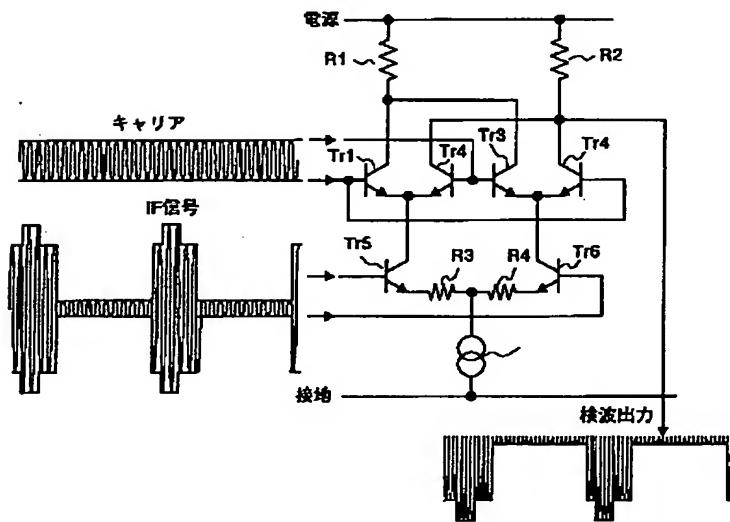
【図 5】



【図 7】



【図 9】



【図 11】

